# アイウェーブの FPGAソリューション

# アイウェーブの FPGA

iWave

- VHDL/Verilog/SystemC
- 数百万ゲートの複雑な論理設計
- CPUコアを内蔵したシステム設計
- 古い部品の互換設計
- 高速アプリケーション
- モデリング＆シミュレーション
- 検証＆テストベクトル
- パートナー
  - ザイリンクス　アルテラ

XILINX. ALLIANCE PROGRAM CERTIFIED MEMBER — BASE

ALTERA®

# アイウェーブの FPGA IP

iWave

| プロセッサ及び ペリフェラル コア | ストレージ コア | ビデオ/ マルチメディア |
| --- | --- | --- |

**プロセッサ**

- **8086 / 80186 / 80188 / V53**

**ペリフェラル**

- **Multi Protocol SCC (8251, 8530)**
- **DMA Controller (8237)**
- **Timer (8254)**
- **Interrupt Controller (8259)**
- **I2C, SPI, Parallel port, Key pad**

**計器群**

**ホストコントローラ**

- **SDXC Host**
- **IDE Host (ATA / ATAPI-5)**
- **SD/SDIO/MMC/CE-ATA Host**
- **NAND Flash**

**スレーブコントローラ**

- **SDIO Slave**
- **SD Slave Memory Controller**

**ビデオプロセッシング**

- **Deinterlacer**
- **Chroma Resampler**
- **Color Space conversion**
- **Image scaling**
- **Alpha Blender**

**ビデオインターフェイス**

- **LCD Interface**
- **Camera Interface**
- **Encoder & Decoder Interface**
- **Scatter Gather DMA Controller**

# アイウェーブのIPを使う利点

- 製品開発ライフサイクルの短縮
- カスタマイズが容易
- 製造の容易性
- 費用対効果の良いソリューション

# Atom Z5xx + FPGA ベースの PLC コントローラ （産業用の制御アプリケーション）

iWave

**要求仕様**：アイウェーブの Intel Atom Z5xx プラットフォームを PLC Bus 拡張システム用にカスタマイズ

**開発作業**：ボード設計、FPGA RTL 開発及びシフトウエア開発

◆**ボード設計**：

➢プロセッサ： Intel Atom Z530 @1.6 GHz

➢RAM: 512MB DDR2 SDRAM,

◆**メモリ**：

➢ユーザ プログラム ストレージメモリ

➢バックアップ ストレージ メモリ

◆**インターフェイス**：

➢ IO Bus インターフェイス、SD、USB、I2C、SPI、Ethernet、6 x UART、GPIO

◆FPGA 開発：

➢FROM/nvSRAM用のPCIe to local bus

➢PCIe to IO bus インターフェイス

➢PCIe to multiple UART ポート

➢PCIe to SPI/I2C ブリッジ

◆ソフトウエア開発：

➢Core ブート – ブート ローダー

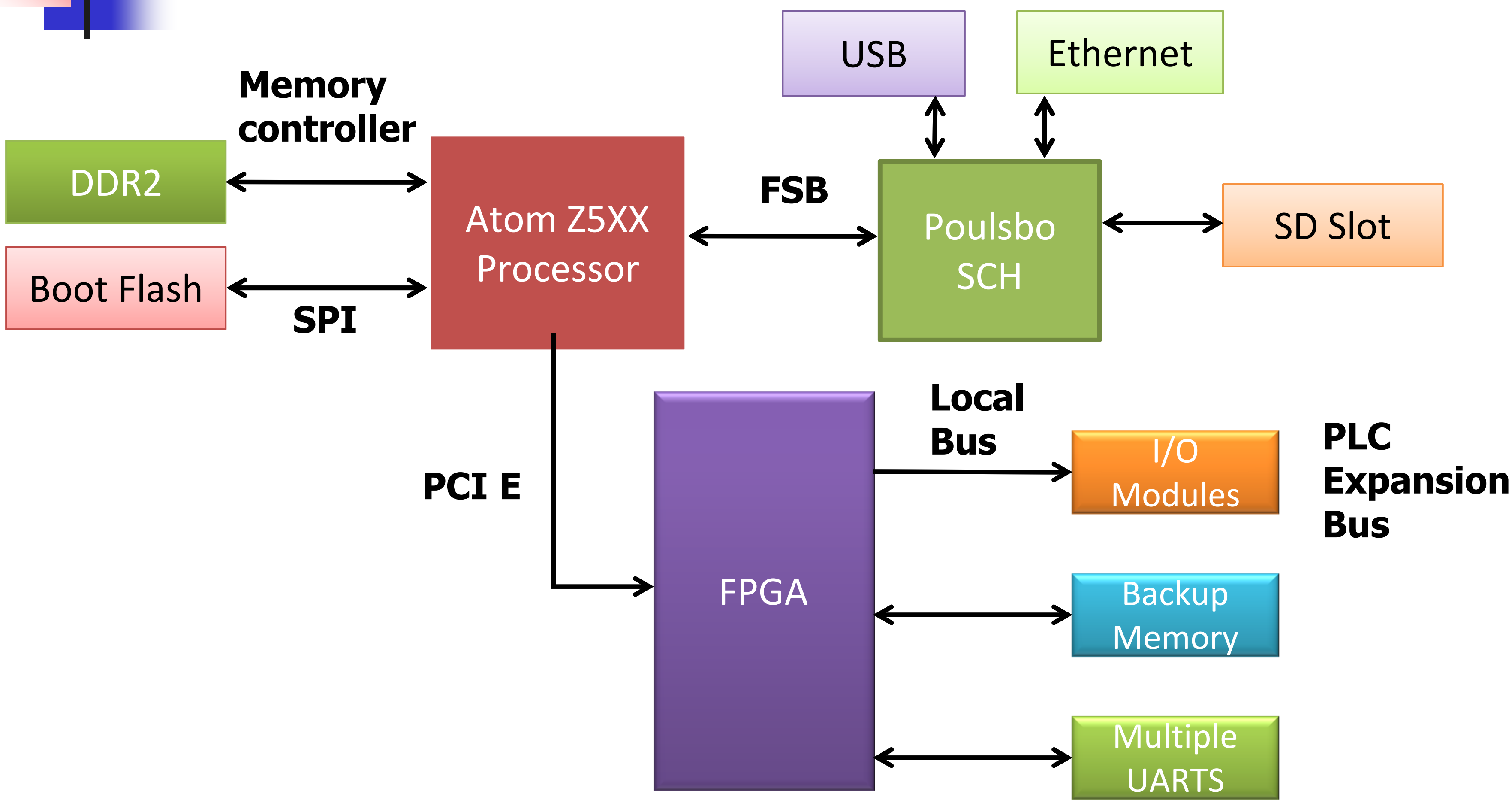
➢SD Device APIs、FAT Fs APIs

➢USB device – シリアル クラス ドライバ

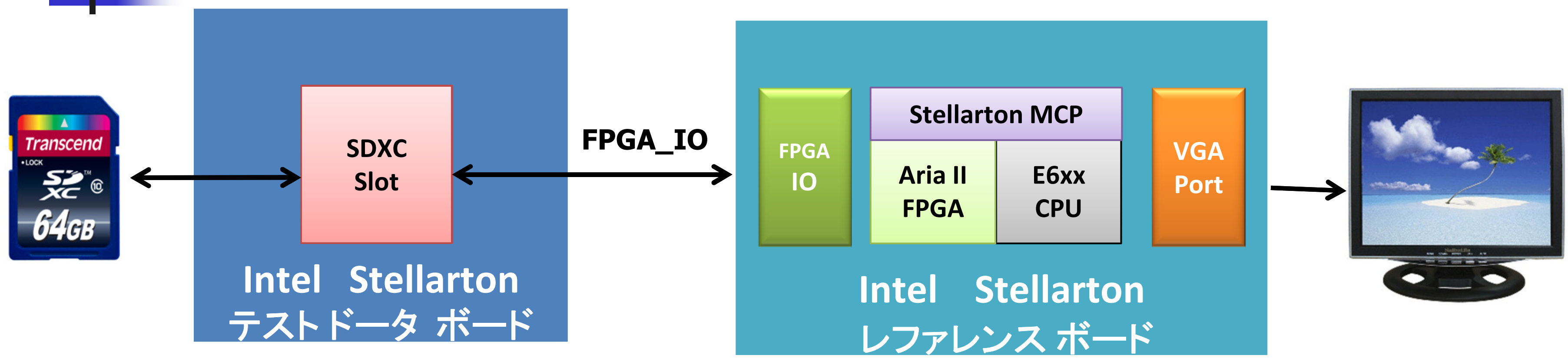
➢PCIe、RTC、Timer API's

➢USBシリアルを介したファームウエアアップ　グレード

# Atom Z5xx + FPGA ベースの PLC コントローラ
## （産業用の制御アプリケーション）



# Intel Stellarton – FPGA デモ プラットフォーム




CPU + Aria II GX ファミリー

◆アイウェーブの開発

PCIe to SDXC FPGA IP コア 開発

PCIe SDXC ストレージ用のLinuxソフト ウエア ドライバ

◆Stellartonレファレンス ボードでのデモ

64GB SDXC カードのビデオファイルを再生

◆テスト済みで、使用可能な IP

産業用IOモジュール用のPLC Local bus

モータ制御用のEthercat/Powerlink

各種産業用IO コントローラ

# PCI to sFPDP ブリッジ IP コア

iWave

◆**要求仕様**:

PCI Master 及び SDRAM コントローラ機能をサポートする PCI to sFPDP (Serial Front Panel Data Port) ブリッジ IP コア

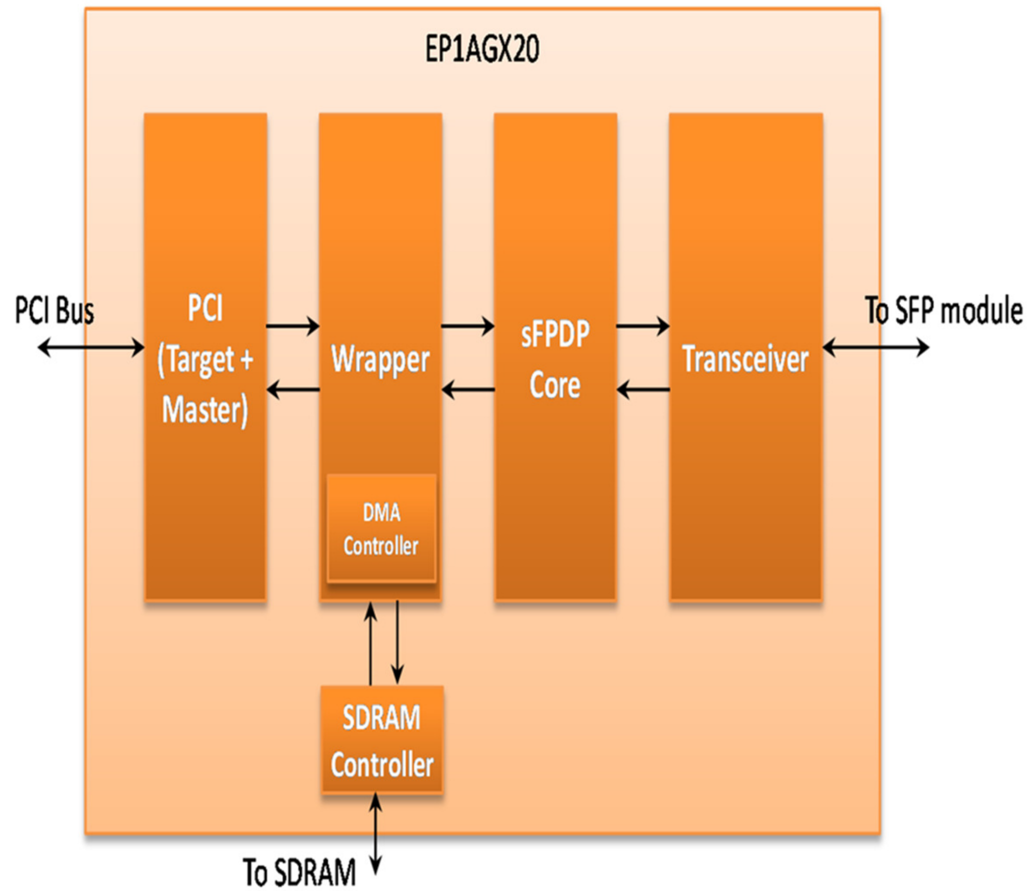
◆**使用FPGA**: Altera EP1AGX20CF484C6N

◆**作業内容**: PCI host から sFPDP へのデータ転送

◆**アプリケーション**: Radar System

◆**成果**:

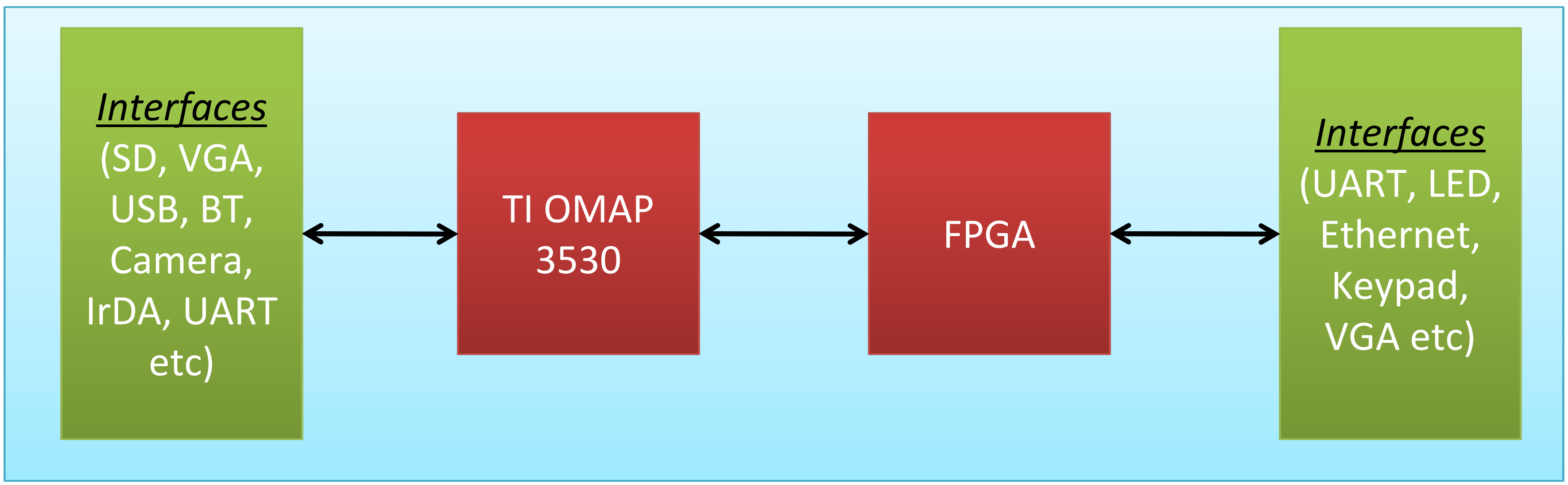
sFPDP 及び PCI 間のデータ転送を FPGA によりPCI がサポート、更に高速処理のため DMA コントローラを備えたPCI master を実装



# ARM+DSP+FPGA
# プラットフォーム

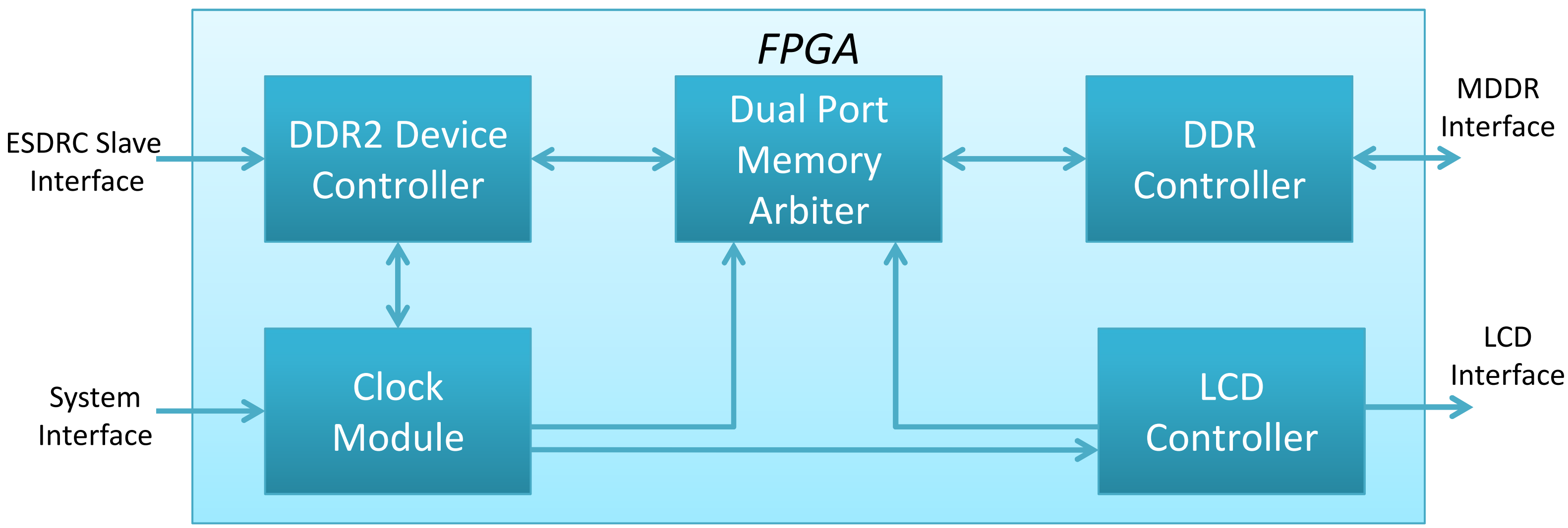
iWave

- **実施事項：**　ハードウエア開発、FPGA RTL 開発及びソフトウエア開発
- **ボード仕様：**
  - TI OMAP 3530 (ARM+DSP) @ 600 MHz
  - FPGA：XC6SLX45T
  - ADC, DAC, LCD, Audio, USB, Ethernet, RS232, SDIO

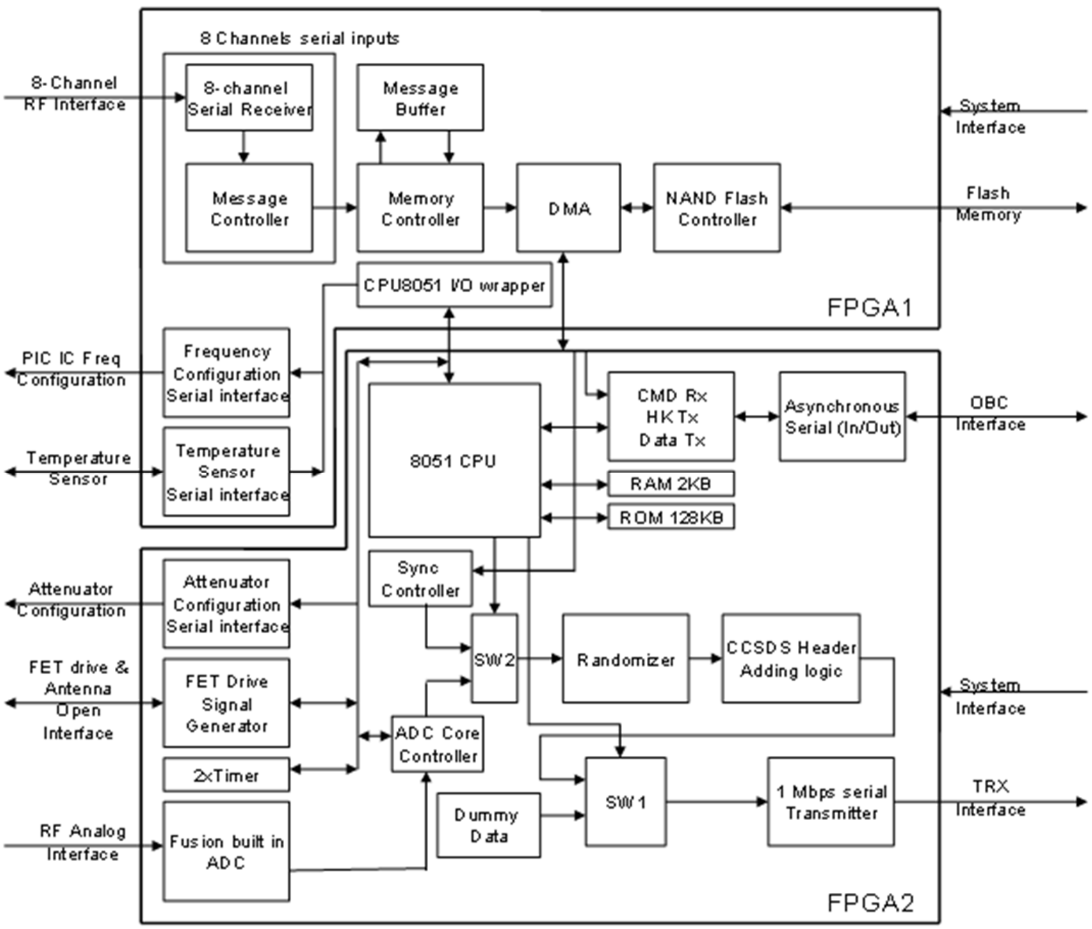


# デュアル-ディスプレイ 医療用端末

- **顧客要求事項**：　患者モニタリング、データ取得用の医療端末
- **実施事項**：　ハードウエア開発（CPU ボード、IOボード）、FPGA RTL 設計及びソフトウエア開発
- **CPU ボード仕様**：
  - Freescale i.MX27 プロセッサ (ARM9)
  - FPGA (XC3S200AN) ： LCD コントローラ, DDR デバイス コントローラ, M-DDR コントローラ及びデュアル ポート メモリ アービター



# ADCデータ転送ロジック 及び AIS DHシステム




◆要求仕様:

ADC データ転送ロジック

及びAIS DH システム

◆使用FPGA:　AFS600

◆FPGA RTL仕様:

ADC

8051 マイクロ コントローラ

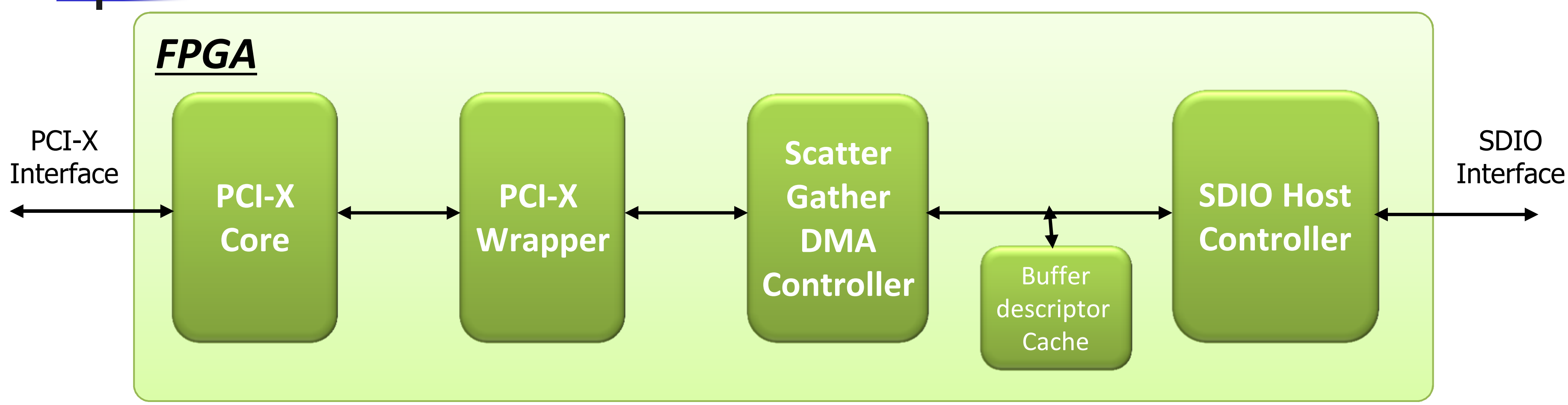
ストレージ メモリ

RS 422 ドライバ (2 )

◆アプリケーション:

衛星通信(日本)

# PCI-X to SDIO ブリッジ




◆**要求仕様**:　PCI-X to SDIO ブリッジ コアの開発

◆**開発**:　RTL 開発、ソフトウエア開発及びSDIO インターフェイス コネクタ ボード開発

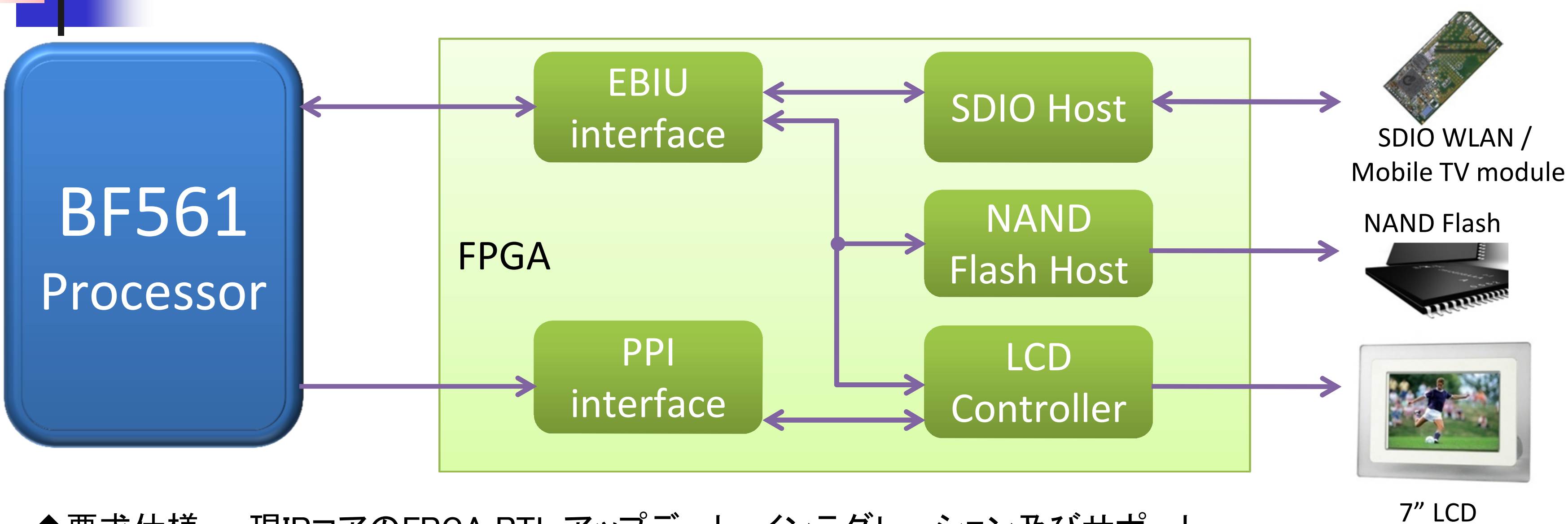
◆**RTL モジュール**:

PCI-X コントローラ

Scatter Gather DMA コントローラ

SDIO ホスト コントローラ

# Blackfin
# コンパニオン デバイス




◆要求仕様：　現IPコアのFPGA RTL アップデート、インテグレーション及びサポート

◆FPGA RTL モジュール：

SDIO ホスト コントローラ、NAND Flash ホスト (MLC)

LCD コントローラ、LCD インターフェイス及びビデオ スケーラ

彩度再サンプリング、カラー スペース コンバータ

# 航空機管制地上通信モジュール

◆**要求仕様**:

64ビットプロセッサ及びx86 SOCを使用して

古いマルチバスプラットフォームを再開発

◆**FPGA**:　XC3S1500 及び XC3S250E

XC3S1500のX86 SOC

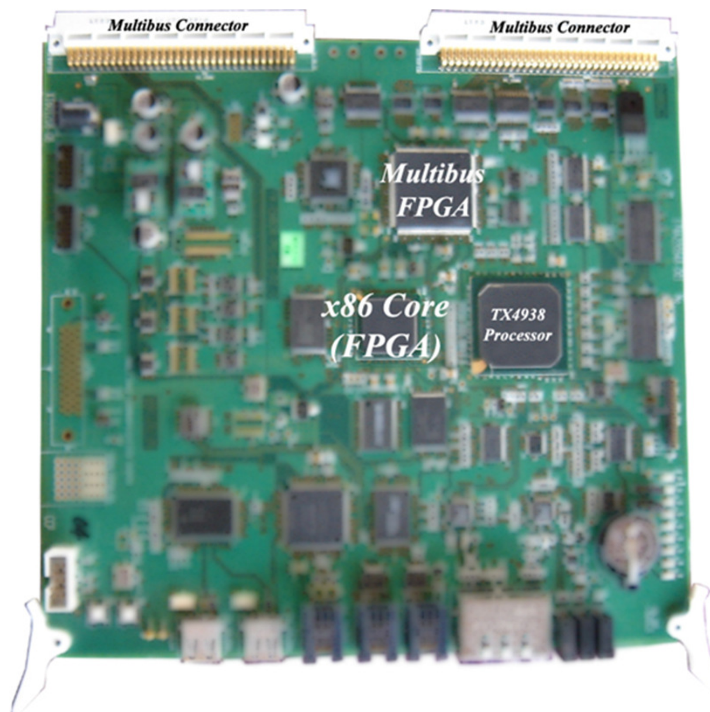
XC3S250EのMultibus II 及びDPRAM制御

◆**成果**:

複雑な設計を最初の試作でノージャンパ

高信頼性の求められるアプリケーションに使用

ターンキー設計、開発、製造、テスト、派遣立ち会い




220mm x 233.3mm x 20.3mm

# Altera Cyclone IV用 SDホストコントローラ

◆要求仕様:

Altera Cyclone IV内の

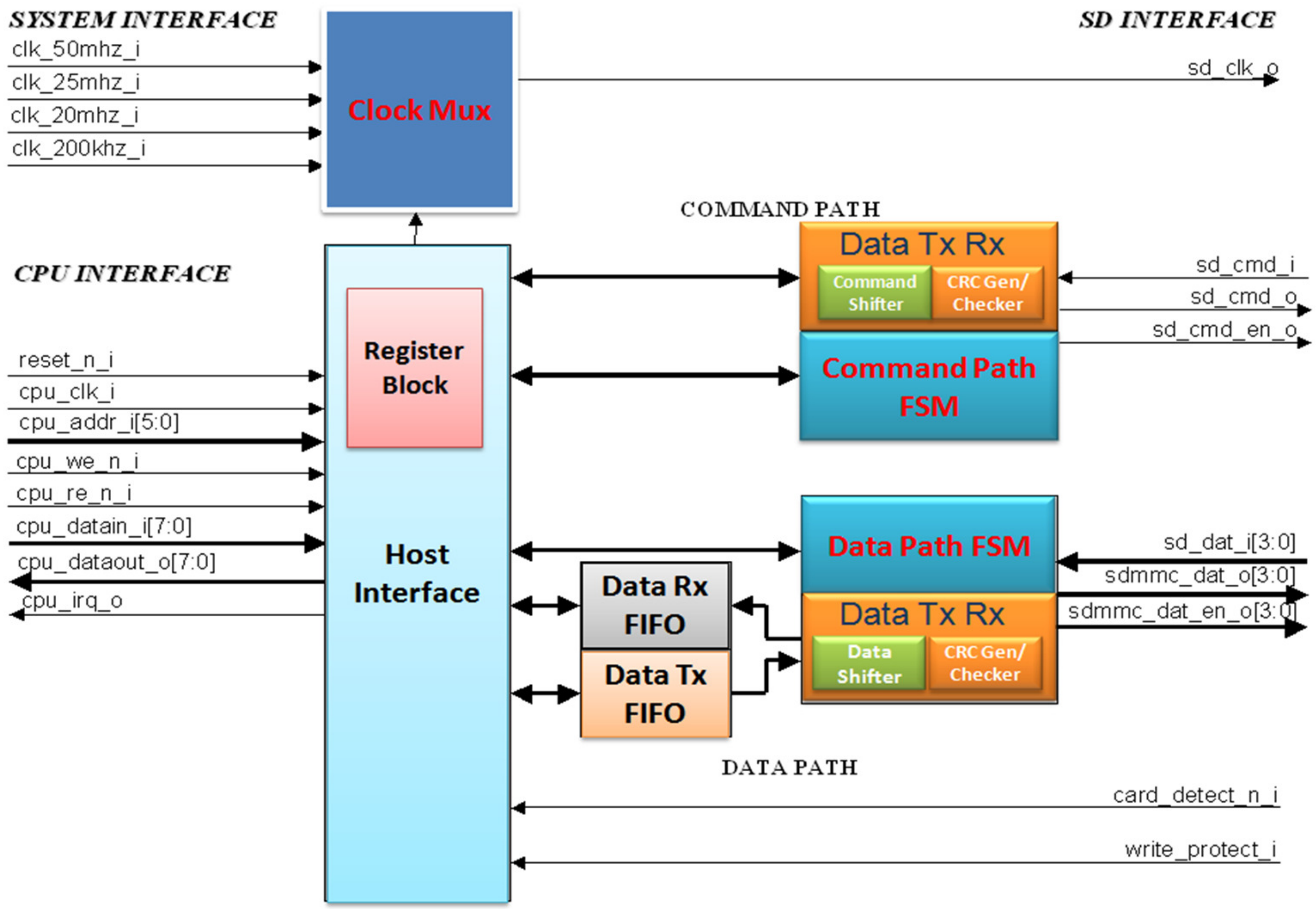
SD ホストコントローラ

◆使用FPGA : EP4CE15F23C8N

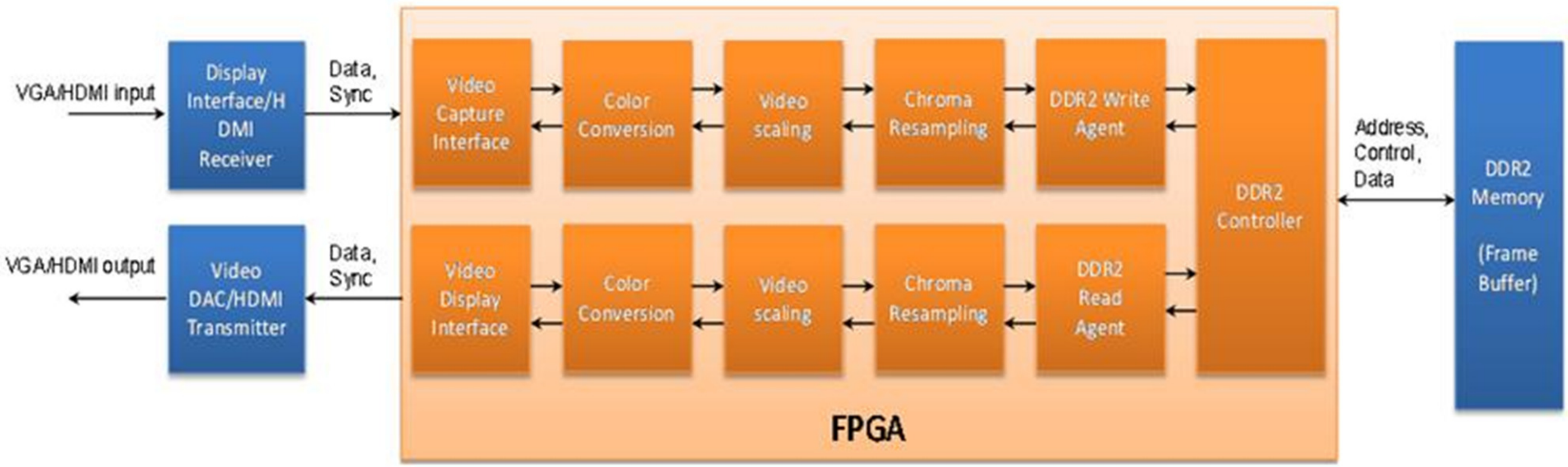
◆SD ホストコントローラ

ホストインターフェイス及びレジスタブロック

- Clock MUX
- Command Path
- Data Path
- Receive FIFO
- Transmit FIFO



# PC ポート インターフェイス




◆要求仕様:　PC ポートインターフェイス

◆使用FPGA：　Altera Stratix III

ビデオキャプチャインターフェイス、カラーコンバータ、クローマリサンプリング、ビデオ表示インターフェイスモジュールをアイウェーブIPで対応。

アイウェーブはビデオスカラーとDDR2コントローラについて豊富な経験があります。

# リアビューカメラ／インフォテインメントソリューション

iWave

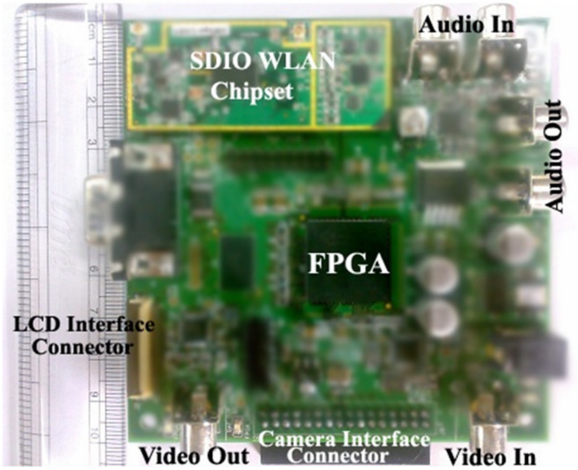
◆後方監視カメラ画像をWiFiで低遅延で伝送。

Marvell Wi-Fi 88W8688 チップセットを使用したWi-Fi 通信

PLD: XC3SD1800A

カメラインターフェイス、 LCDインターフェイス、SDIO 及び SDRAM コントローラ

サードパーティからのJPEG エンコーダ/デコーダ




◆成果:

短期間に完成（タイトスケジュール）

FPGA logic はお客様によって ASICに変換され、リアルタイム環境下でテスト。

# FPGA による
# レーダ キャプチャ システム

◆要求仕様:　Radar Interface card (RIC) の設計と開発

◆使用FPGA :　Lattice ECP3

◆作業内容:　ボード及び FPGA の開発

➢ **FPGA の機能:**

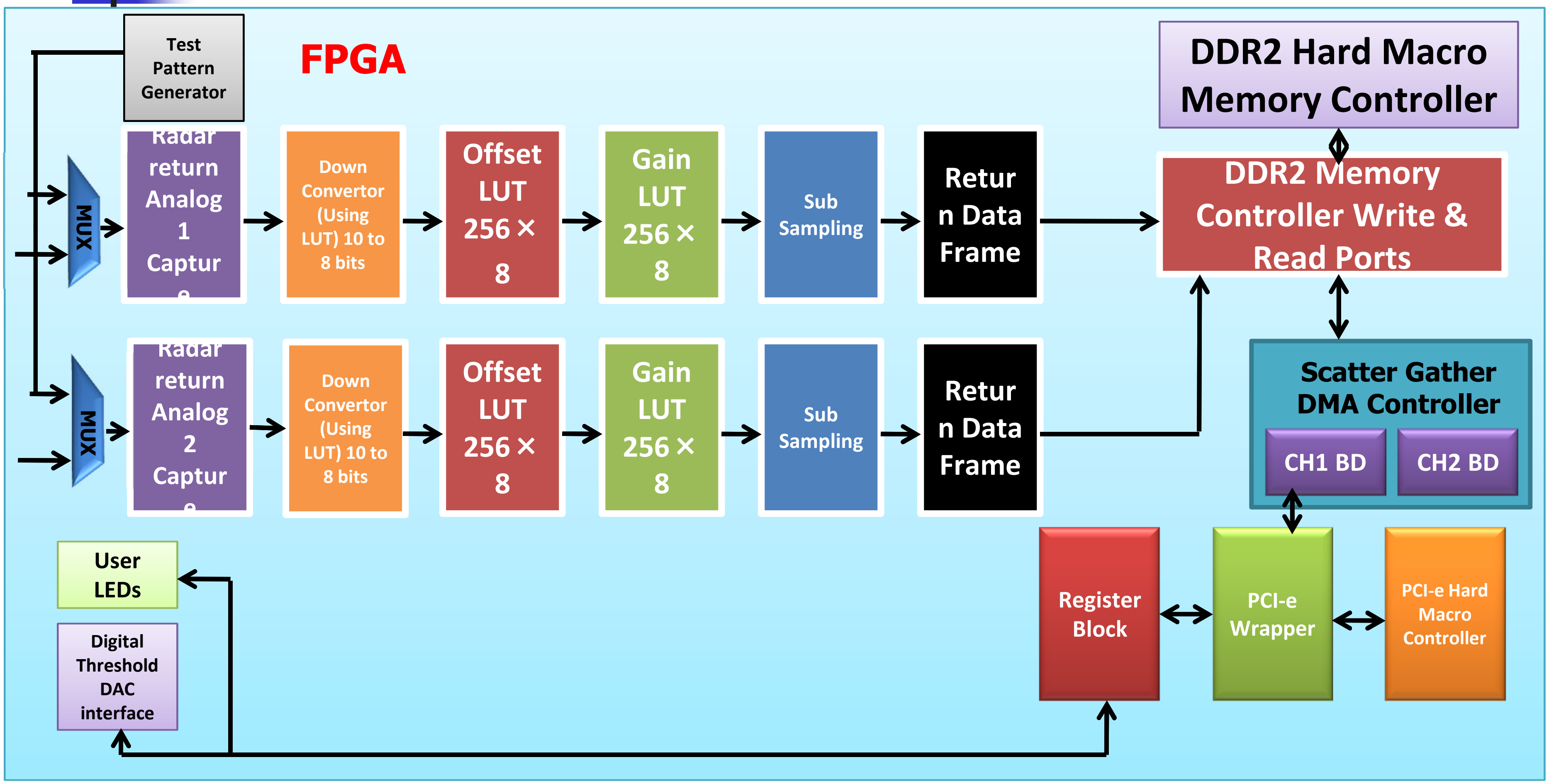
- ADCからビデオデータを受け取り
- 2 つのビデオ入力をサポート
- 各ビデオ入力のディジタルゲイン/オフセットコントロール
- ビデオデータのキャプチャはsync 信号により開始
- キャプチャするサンプル数はプログラム可能
- サンプリングクロックはプログラム可能
- サンプリングされたビデオデータは ローカル DDR2 メモリにストアされる
- 方位情報はリターンデータの各ブロックに付加される
- ホストシステム向けに1x PCIe リンク
- キャプチャデータはDMA over PCIeを用いてホスト システムメモリに転送される

➢ **ボードの性能:**

- 2 チャンネルの ADC 入力
- FPGA
- 64MB DDR2 RAM
- ホスト設定データを格納するSPI フラッシュ
- LED ステータス表示
- レーダビデオ入力用のフロントパネルコネクタ
- ホストとインターフェイスするXMC cコネクタ
- レーダビデオ入力用バッファ
- XMC フォームファクタ

# FPGA による
# レーダ キャプチャ システム

iWave



# 無線ボード

実施事項：　ボードのハード設計、FPGA RTL 設計、ソフト開発

FPGA:　XC5FXT100

FPGA RTL の仕様:

2つのPPC コアと ペリフェラルによるEDKプロジェクト

サードパーティからのSerial Rapid IO IP コア

以下のVerilog RTL を開発

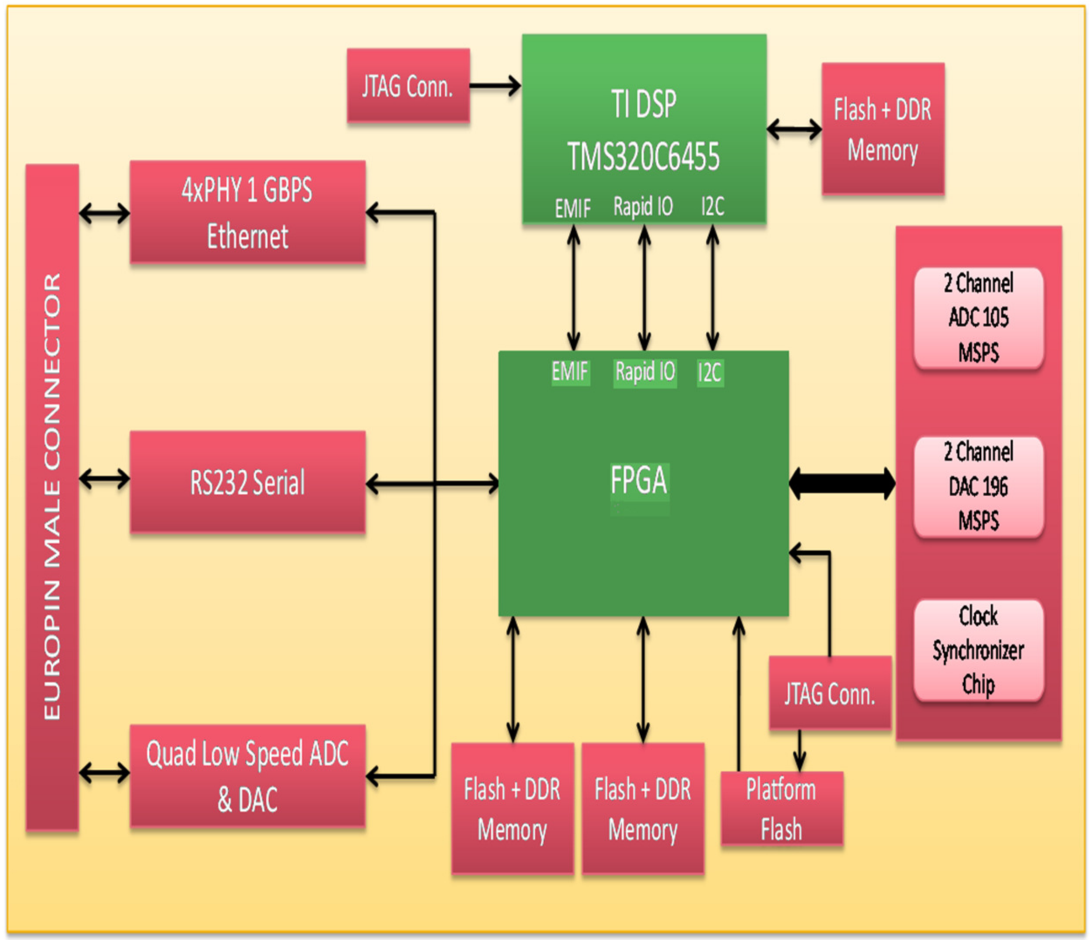
serial Rapid IO コアを PLB busに結合するラッパー

DAC 及び ADC インターフェイス

DSP EMIF インターフェイス

I2Cインターフェイス

バックプレーンインターフェイス



# パターン生成及び認証

**処理概要**

◆プロセッサは異なったデータのパターンを生成し、FPGA DDR コントローラ経由でDDRにストア。

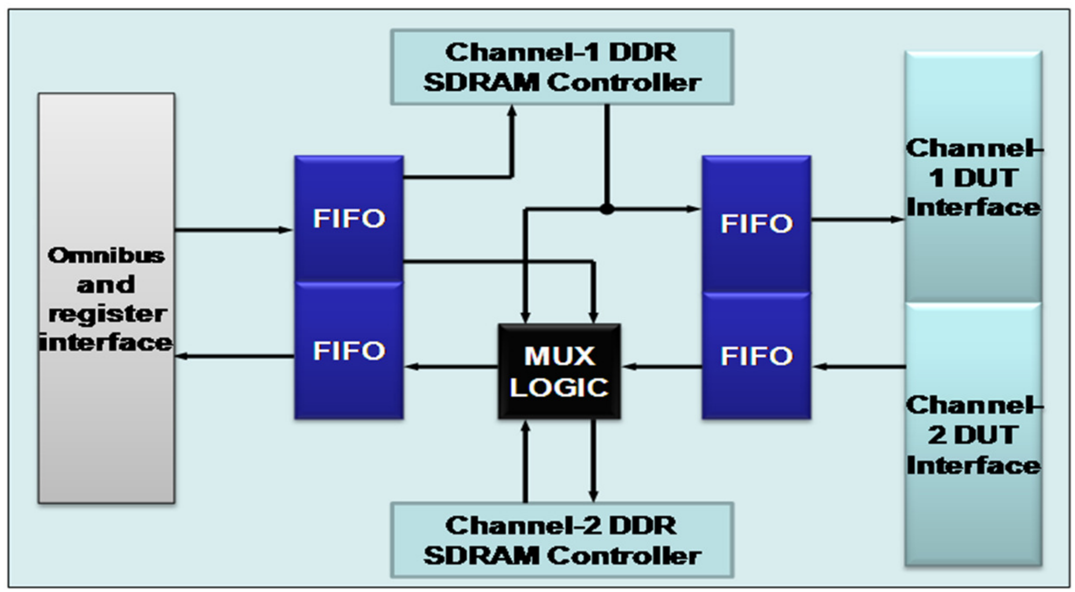
◆FPGA DDR コントローラはデータをDDR から読み出し、ASIC に送り出す。

◆ASICから受け取られたデータはFPGA DDRを用いてDDR内にストアされ、次の処理のために
プロセッサに送り出される。

FPGA： Virtex II Pro

◆データ転送用のDDRコントローラ

- ➢プロセッサから DDRへ
- ➢DDR から ASICへ
- ➢ASIC から DDRへ
- ➢DDR から プロセッサへ



# お問い合わせ

- アイウェーブ･ジャパン株式会社
  神奈川県横浜市中区住吉町3丁目29番
  関内住吉ビル8階B 〒231-0013
  TEL 045-227-7626　　FAX 045-227-7646
  info@iwavejapan.co.jp

- 製品情報
  http://www.iwavejapan.co.jp